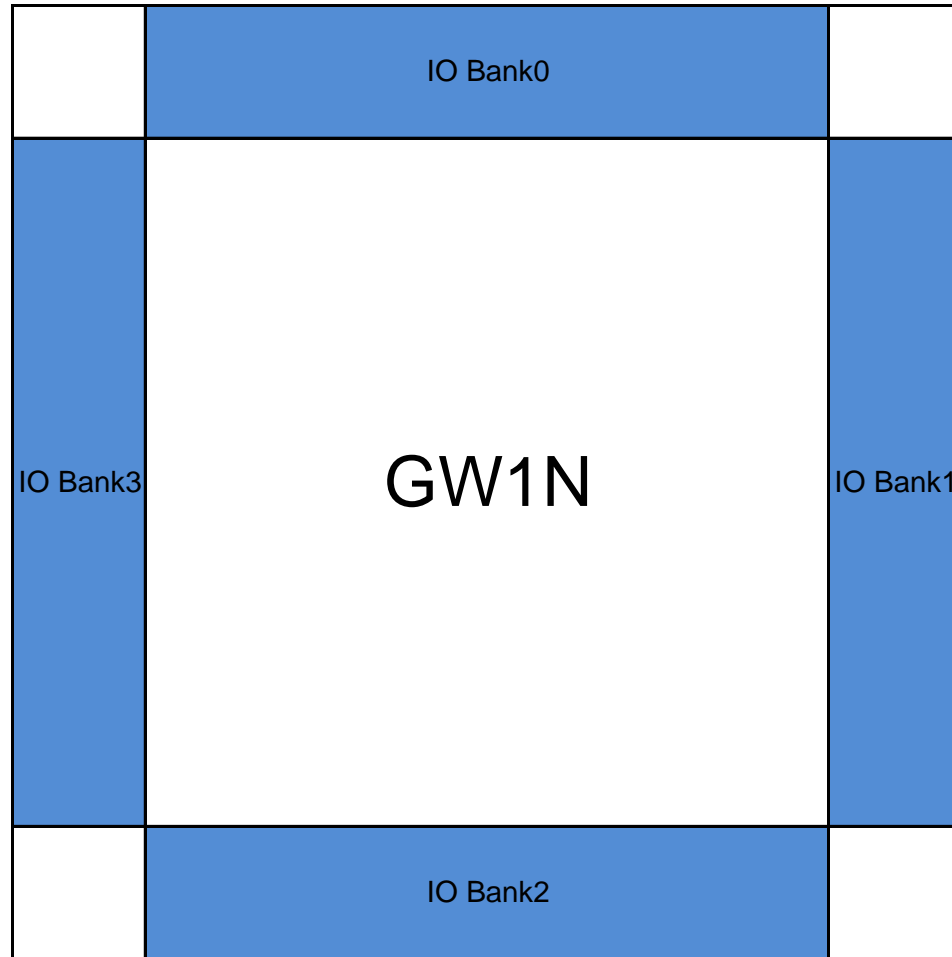


日期	版本	说明
2017/3/20	1.00	初始版本。
2017/4/12	1.01	增加QN48封装信息。
2017/5/31	1.02	删除QN48封装的重复引脚47脚； 修改MO/MI的位置。

管脚名称	方向	说明
用户I/O管脚		
IO [End][Row/Column Number][A/B]	I/O	[End]提供管脚在器件中的位置信息，包括L(left) R(right) B(bottom) T(top)
		[Row/Column Number]提供管脚在器件中的具体行列位置信息，若[End]为T(top) 或B(bottom)，则提供列信息，即管脚对应的CFU列数。若[End]为L(left)或R(right)，则提供行信息，即管脚对应的CFU行数
		[A/B]提供差分信号对信息
多功能管脚		
IO [End][Row/Column Number][A/B]/MMM		多功能管脚定义，/MMM表示在用户I/O功能的基础上有另外的一种或多种功能。当这些功能不使用的時候，这些管脚可以用作用户I/O
RECONFIG_N	I, 内部弱上拉	低电平脉冲开始新的GowinCONFIG配置
READY	I/O	高电平表示当前可以对器件进行编程配置
		低电平表示无法对器件进行编程配置
DONE	I/O	高电平表示成功完成编程配置
		低电平表示未完成编程配置或编程配置失败
FASTRD_N/D3	I/O	MSPI模式下Flash访问速度选择端口FASTRD_N，低电平表示使用高速Flash访问模式，高电平表示使用普通Flash访问模式
		CPU模式下的数据端口D3
MCLK/D4	I/O	MSPI模式下时钟输出MCLK
		CPU模式下的数据端口D4
MCS_N/D5	I/O	MSPI模式下的使能信号MCS_N，低电平有效
		CPU模式下的数据端口D5
MO/D6	I/O	MSPI模式下MOSI: Master数据输出/Slave数据输入
		CPU模式下的数据端口D6
MI/D7	I/O	MSPI模式下MISO: Master数据输入/Slave数据输出
		CPU模式下的数据端口D7
SSPI_CS_N/D0	I/O	SSPI模式下的使能信号SSPI_CS_N，低电平有效
		CPU模式下的数据端口D0
SO/D1	I/O	SSPI模式下MISO: Master数据输入/Slave数据输出
		CPU模式下的数据端口D1
SI/D2	I/O	SSPI模式下MOSI: Master数据输出/Slave数据输入
		CPU模式下的数据端口D2
TMS	I	JTAG模式串行模式输入
TCK	I	JTAG模式串行时钟输入

管脚名称	方向	说明
TDI	I	JTAG模式串行数据输入
TDO	O	JTAG模式串行数据输出
JTAGSEL_N	I, 内部弱上拉	JTAG模式选择信号, 低电平有效
SCLK	I	SSPI, SERIAL, CPU模式下的时钟输入
DIN	I, 内部弱上拉	SERIAL模式下的数据输入
DOUT	O	SERIAL模式下的数据输出
CLKHOLD_N	I, 内部弱上拉	高电平表示SSPI模式和CPU模式操作有效 低电平表示SSPI模式和CPU模式操作无效
WE_N	I	CPU模式下选择D[7: 0]的数据输入输出方向
GCLK[n]_[x]	I	全局时钟输入管脚。[n]: 差分信号对输入时, T(True)对应管脚A, C(Comp)对应管脚B。单端信号输入时, 仅限于从GCLKT[n]输入。[x]: 全局时钟差分序号
RPLL_[n]_fb	I	右PLL反馈输入管脚, [n]: 差分信号对输入时, T(True)对应管脚A, C(Comp)对应管脚B。单端信号输入时, 仅限于从PLLT_fb输入
RPLL_[n]_in	I	右PLL时钟输入管脚, [n]: 差分信号对输入时, T(True)对应管脚A, C(Comp)对应管脚B。单端信号输入时, 仅限于从PLLT_in输入
<b>专用管脚</b>		
MODE2	I, 内部弱上拉	GowinCONFIG配置模式选择信号端口
MODE1	I, 内部弱上拉	GowinCONFIG配置模式选择信号端口
MODE0	I, 内部弱上拉	GowinCONFIG配置模式选择信号端口
<b>其他管脚</b>		
NC	NA	预留未使用
VSS	NA	Ground管脚
VCC	NA	核电压供电管脚
VCCO#	NA	I/O BANK#的I/O电压供电管脚



**注!**

- 1.每个Bank还提供一个独立的参考电压（VREF）；
- 2.用户可以选择使用IOB内置的VREF源（等于 $0.5 \cdot V_{CC0}$ ）；
- 3.也可选择外部的VREF输入（使用Bank中任意一个IO管脚作为外部VREF输入）

管脚名	功能	BANK	配置功能	差分Pair	CS30	QN32	QN48	LQ100	LQ144	MG160	PG204
IOB10A/GCLKT_5	I/O	2	GCLKT_5	True_of_IOB10B			17	39	56	N7	T8
IOB10B/GCLKC_5	I/O	2	GCLKC_5	Comp_of_IOB10A			18	40	57	P7	T9
IOB11A/GCLKT_4	I/O	2	GCLKT_4	True_of_IOB11B	D3	4	19	41	58	L8	R9
IOB11B/GCLKC_4	I/O	2	GCLKC_4	Comp_of_IOB11A	E3	5	20	42	59	M8	R10
IOB12A	I/O	2		True_of_IOB12B					60	L9	T10
IOB12B	I/O	2		Comp_of_IOB12A				43	61	M9	T11
IOB13A	I/O	2		True_of_IOB13B					62	N8	R11
IOB13B	I/O	2		Comp_of_IOB13A					63	P8	R12
IOB14A	I/O	2		True_of_IOB14B			21	44	64	N9	T12
IOB14B	I/O	2		Comp_of_IOB14A			22	45	65	P9	T13
IOB15A	I/O	2		True_of_IOB15B					66	L10	R13
IOB15B	I/O	2		Comp_of_IOB15A					67	M10	R14
IOB16A	I/O	2		True_of_IOB16B		6	23	46	68	N10	T14
IOB16B	I/O	2		Comp_of_IOB16A			24	47	69	P10	T15
IOB17A	I/O	2		True_of_IOB17B				48	70	P11	R16
IOB17B	I/O	2		Comp_of_IOB17A				49	71	N11	P16
IOB18A	I/O	2		True_of_IOB18B						P12	P15
IOB18B	I/O	2		Comp_of_IOB18A						N12	N15
IOB19A	I/O	2		True_of_IOB19B				50	72	P13	N16
IOB19B	I/O	2		Comp_of_IOB19A					75	N14	M16
IOB2A	I/O	2		True_of_IOB2B				27	38	N1	P2
IOB2B	I/O	2		Comp_of_IOB2A				28	39	P2	N2
IOB3A	I/O	2		True_of_IOB3B			13	29	40	N3	P1
IOB3B	I/O	2		Comp_of_IOB3A			14	30	41	P3	R1
IOB4A	I/O	2		True_of_IOB4B					42	L5	T2
IOB4B	I/O	2		Comp_of_IOB4A					43	M5	T3
IOB5A	I/O	2		True_of_IOB5B				31	44	N4	R3
IOB5B	I/O	2		Comp_of_IOB5A				32	45	P4	R4

管脚名	功能	BANK	配置功能	差分Pair	CS30	QN32	QN48	LQ100	LQ144	MG160	PG204
IOB6A	I/O	2		True_of_IOB6B					46	N5	T4
IOB6B	I/O	2		Comp_of_IOB6A			15	33	47	P5	T5
IOB7A	I/O	2		True_of_IOB7B			16	34	48	L6	R6
IOB7B	I/O	2		Comp_of_IOB7A					49	M6	R5
IOB8A	I/O	2		True_of_IOB8B				35	50	L7	T6
IOB8B	I/O	2		Comp_of_IOB8A				36	51	M7	T7
IOB9A	I/O	2		True_of_IOB9B					52	N6	R7
IOB9B	I/O	2		Comp_of_IOB9A					54	P6	R8
IOL10A	I/O	3		True_of_IOL10B	E4	32		22	32	L1	M1
IOL10B	I/O	3		Comp_of_IOL10A	D4	1		23	34	M1	N1
IOL2A/JTAGSEL_N	I/O	3	JTAGSEL_N	True_of_IOL2B				3	4	D2	E2
IOL2B	I/O	3		Comp_of_IOL2A				5	6	E2	F2
IOL3A	I/O	3		True_of_IOL3B					7	E3	F3
IOL3B	I/O	3		Comp_of_IOL3A					8	F4	F4
IOL4A	I/O	3		True_of_IOL4B					9	D1	F1
IOL4B	I/O	3		Comp_of_IOL4A					10	E1	G1
IOL5A/GCLKT_7	I/O	3	GCLKT_7	True_of_IOL5B	C6			6	11	F2	G2
IOL5B/GCLKC_7	I/O	3	GCLKC_7	Comp_of_IOL5A	C5			7	12	G2	H2
IOL6A/TMS	I/O	3	TMS	True_of_IOL6B	C4	24	3	8	13	F1	H1
IOL6B/TCK	I/O	3	TCK	Comp_of_IOL6A	A5	25	4	9	14	G1	J1
IOL6C/SCLK	I/O	3	SCLK	True_of_IOL6D	C3	26	5	10	15	F3	G4
IOL6D/TDI	I/O	3	TDI	Comp_of_IOL6C	B5	27	6	11	16	G4	G3
IOL6E/TDO	I/O	3	TDO	True_of_IOL6F	B6	28	7	12	18	G3	H3
IOL6F/RECONFIG_N	I/O	3	RECONFIG_N	Comp_of_IOL6E			8	14	20	H3	H4
IOL6G/DONE	I/O	3	DONE	True_of_IOL6H			9	15	21	J4	J3
IOL6H/READY	I/O	3	READY	Comp_of_IOL6G				16	22	H2	J4
IOL6I	I/O	3		True_of_IOL6J					23	H1	K4
IOL6J	I/O	3		Comp_of_IOL6I					24	K3	K3

管脚名	功能	BANK	配置功能	差分Pair	CS30	QN32	QN48	LQ100	LQ144	MG160	PG204
IOL7A/GCLKT_6	I/O	3	GCLKT_6	True_of_IOL7B	D6	29	10	17	25	J2	J2
IOL7B/GCLKC_6	I/O	3	GCLKC_6	Comp_of_IOL7A	D5	30	11	18	26	J3	K2
IOL8A	I/O	3		True_of_IOL8B				19	27	J1	K1
IOL8B	I/O	3		Comp_of_IOL8A				20	28	K1	L1
IOL9A	I/O	3		True_of_IOL9B					29	K2	L2
IOL9B	I/O	3		Comp_of_IOL9A					30	L2	M2
IOR10A	I/O	1		True_of_IOR10B				55	78	L14	L15
IOR10B	I/O	1		Comp_of_IOR10A				53	76	M14	M15
IOR2A	I/O	1		True_of_IOR2B	A3	17		73	106	B14	D16
IOR2B	I/O	1		Comp_of_IOR2A	B3	16		72	104	C14	E16
IOR3A	I/O	1		True_of_IOR3B					102	D14	E15
IOR3B	I/O	1		Comp_of_IOR3A					101	E14	F15
IOR4A/RPLL_T_fb	I/O	1	RPLL_T_fb	True_of_IOR4B	A4	15			100	D13	F14
IOR4B/RPLL_C_fb	I/O	1	RPLL_C_fb	Comp_of_IOR4A					99	E13	G14
IOR5A/GCLKT_2/RPLL	I/O	1	GCLKT_2/RPLL_T_in	True_of_IOR5B	B1	14	35	70	98	F13	F16
IOR5B/GCLKC_2/RPLL	I/O	1	GCLKC_2/RPLL_C_in	Comp_of_IOR5A	B2	13		69	97	F12	G16
IOR6A/MI/D7	I/O	1	MI/D7	True_of_IOR6B			34	68	96	F14	G15
IOR6B/MO/D6	I/O	1	MO/D6	Comp_of_IOR6A			33	67	95	G14	H15
IOR6C/MCS_N/D5	I/O	1	MCS_N/D5	True_of_IOR6D			32	66	94	E12	F13
IOR6D/MCLK/D4	I/O	1	MCLK/D4	Comp_of_IOR6C			31	65	93	G12	G13
IOR6E/FASTRD_N/D3	I/O	1	FASTRD_N/D3	True_of_IOR6F				64	92	G11	H13
IOR6F/SI/D2	I/O	1	SI/D2	Comp_of_IOR6E	E2	12	30	62	90	G13	H14
IOR6G/SO/D1	I/O	1	SO/D1	True_of_IOR6H	D1	11	29	61	88	H14	J13
IOR6H/SSPI_CS_N/D0	I/O	1	SSPI_CS_N/D0	Comp_of_IOR6G	D2	10	28	60	87	J11	J14
IOR6I/DIN/CLKHOLD_N	I/O	1	DIN/CLKHOLD_N	True_of_IOR6J				59	86	H13	K13
IOR6J/DOOUT/WE_N	I/O	1	DOOUT/WE_N	Comp_of_IOR6I				58	85	H12	L13
IOR7A/GCLKT_3	I/O	1	GCLKT_3	True_of_IOR7B	C1	9	27	57	84	J14	H16
IOR7B/GCLKC_3	I/O	1	GCLKC_3	Comp_of_IOR7A	C2	8		56	83	K14	J16

管脚名	功能	BANK	配置功能	差分Pair	CS30	QN32	QN48	LQ100	LQ144	MG160	PG204
IOR8A	I/O	1		True_of_IOR8B					82	J12	J15
IOR8B	I/O	1		Comp_of_IOR8A					81	J13	K15
IOR9A	I/O	1		True_of_IOR9B					80	L13	K16
IOR9B	I/O	1		Comp_of_IOR9A					79	K13	L16
IOT10A	I/O	0		True_of_IOT10B		22	43	91	130	C7	B7
IOT10B	I/O	0		Comp_of_IOT10A		21	42	90	129	D7	B8
IOT11A	I/O	0		True_of_IOT11B		20		89	128	B7	A8
IOT11B	I/O	0		Comp_of_IOT11A					126	B8	A9
IOT12A	I/O	0		True_of_IOT12B				86	124	A8	B9
IOT12B	I/O	0		Comp_of_IOT12A				85	123	A9	B10
IOT13A	I/O	0		True_of_IOT13B					122	C8	A10
IOT13B	I/O	0		Comp_of_IOT13A					121	D8	A11
IOT14A	I/O	0		True_of_IOT14B			41	84	120	B9	B11
IOT14B	I/O	0		Comp_of_IOT14A			40	83	119	B10	B12
IOT15A	I/O	0		True_of_IOT15B				82	118	D9	A12
IOT15B	I/O	0		Comp_of_IOT15A				81	117	C9	A13
IOT16A	I/O	0		True_of_IOT16B				80	116	A11	B13
IOT16B	I/O	0		Comp_of_IOT16A				79	115	A10	B14
IOT17A	I/O	0		True_of_IOT17B			39	78	114	B11	A14
IOT17B	I/O	0		Comp_of_IOT17A			38	77	113	B12	A15
IOT2A	I/O	0		True_of_IOT2B					3	C1	E1
IOT4A	I/O	0		True_of_IOT4B				99	142	B3	C1
IOT4B	I/O	0		Comp_of_IOT4A				98	141	B4	B1
IOT5A	I/O	0		True_of_IOT5B				97	140	A4	A2
IOT5B	I/O	0		Comp_of_IOT5A			46	96	139	A5	A3
IOT6A	I/O	0		True_of_IOT6B					138	B5	B3
IOT6B	I/O	0		Comp_of_IOT6A					137	B6	B4
IOT7A	I/O	0		True_of_IOT7B			45	95	136	C5	A4



管脚名	功能	BANK	配置功能	差分Pair	CS30	QN32	QN48	LQ100	LQ144	MG160	PG204
IOT7B	I/O	0		Comp_of_IOT7A			44	94	135	D5	A5
IOT8A	I/O	0		True_of_IOT8B					134	A6	B5
IOT8B	I/O	0		Comp_of_IOT8A					133	A7	B6
IOT9A	I/O	0		True_of_IOT9B				93	132	C6	A6
IOT9B	I/O	0		Comp_of_IOT9A				92	131	D6	A7
MODE0	I/O	0		Comp_of_IOT2A	B4	23	48	100	144	B1	D1
MODE1	I/O	0		Comp_of_IOT3A			47		143	A3	C2
MODE2	I/O	0		True_of_IOT3B						A2	D2
NC	N/A	N/A							112	C10	B16
NC	N/A	N/A								E4	C10
NC	N/A	N/A								E11	C11
NC	N/A	N/A								F11	C12
NC	N/A	N/A								H11	C13
NC	N/A	N/A							110	A13	C15
NC	N/A	N/A								D10	C16
NC	N/A	N/A								K11	C4
NC	N/A	N/A								K12	C5
NC	N/A	N/A								H4	C6
NC	N/A	N/A								K4	C7
NC	N/A	N/A									C8
NC	N/A	N/A									C9
NC	N/A	N/A									D14
NC	N/A	N/A							111	A12	D15
NC	N/A	N/A									D3
NC	N/A	N/A									E14
NC	N/A	N/A									E3
NC	N/A	N/A								C2	H10
NC	N/A	N/A								C13	J7

管脚名	功能	BANK	配置功能	差分Pair	CS30	QN32	QN48	LQ100	LQ144	MG160	PG204
NC	N/A	N/A									K14
NC	N/A	N/A									L14
NC	N/A	N/A									L3
NC	N/A	N/A									L4
NC	N/A	N/A									M14
NC	N/A	N/A									M3
NC	N/A	N/A									N14
NC	N/A	N/A									N3
NC	N/A	N/A									P10
NC	N/A	N/A									P11
NC	N/A	N/A									P12
NC	N/A	N/A									P13
NC	N/A	N/A									P4
NC	N/A	N/A									P5
NC	N/A	N/A									P6
NC	N/A	N/A									P7
NC	N/A	N/A									P8
NC	N/A	N/A									P9
NC	N/A	N/A								M13	
NC	N/A	N/A								M2	
VCC	Power	N/A								A1	A1
VCC	Power	N/A								A14	A16
VCC	Power	N/A								P14	G10
VCC	Power	N/A								P1	G7
VCC	Power	N/A									K10
VCC	Power	N/A									K7
VCC	Power	N/A									T1
VCC	Power	N/A									T16

管脚名	功能	BANK	配置功能	差分Pair	CS30	QN32	QN48	LQ100	LQ144	MG160	PG204
VCC	Power	N/A						1	1		
VCC	Power	N/A				2	12	25	36		
VCC	Power	N/A						51	73		
VCC	Power	N/A			E6	18	37	75	108		
VCCO0	Power	N/A								C4	D12
VCCO0	Power	N/A								C11	D5
VCCO0	Power	N/A									G8
VCCO0	Power	N/A									G9
VCCO0	Power	N/A				19		76	109		
VCCO0	Power	N/A						88	127		
VCCO0/VCCO3	Power	N/A			A6		1				
VCCO1	Power	N/A								D12	E13
VCCO1	Power	N/A								L12	J10
VCCO1	Power	N/A									M13
VCCO1	Power	N/A						54	77		
VCCO1	Power	N/A						63	91		
VCCO1	Power	N/A			A1		36	71	103		
VCCO1/VCCO2	Power	N/A			E1	7					
VCCO2	Power	N/A								M4	K8
VCCO2	Power	N/A								M11	K9
VCCO2	Power	N/A									N12
VCCO2	Power	N/A									N5
VCCO2	Power	N/A						26	37		
VCCO2	Power	N/A						38	55		
VCCO2	Power	N/A					25				
VCCO3	Power	N/A								D3	E4
VCCO3	Power	N/A								L3	H7
VCCO3	Power	N/A									M4

管脚名	功能	BANK	配置功能	差分Pair	CS30	QN32	QN48	LQ100	LQ144	MG160	PG204
VCCO3	Power	N/A						4	5		
VCCO3	Power	N/A						13	19		
VCCO3	Power	N/A				31		21	31		
VSS	Ground	N/A								B13	B15
VSS	Ground	N/A								B2	B2
VSS	Ground	N/A								C12	C14
VSS	Ground	N/A								C3	C3
VSS	Ground	N/A								D11	D13
VSS	Ground	N/A								D4	D4
VSS	Ground	N/A								L11	E12
VSS	Ground	N/A								L4	E5
VSS	Ground	N/A								M12	F11
VSS	Ground	N/A								M3	F6
VSS	Ground	N/A								N2	H8
VSS	Ground	N/A								N13	H9
VSS	Ground	N/A									J8
VSS	Ground	N/A									J9
VSS	Ground	N/A									L11
VSS	Ground	N/A									L6
VSS	Ground	N/A									M12
VSS	Ground	N/A									M5
VSS	Ground	N/A									N13
VSS	Ground	N/A									N4
VSS	Ground	N/A									P14
VSS	Ground	N/A									P3
VSS	Ground	N/A									R15
VSS	Ground	N/A									R2
VSS	Ground	N/A					2	2	2		

管脚名	功能	BANK	配置功能	差分Pair	CS30	QN32	QN48	LQ100	LQ144	MG160	PG204
VSS	Ground	N/A							17		
VSS	Ground	N/A							33		
VSS	Ground	N/A			E5	3		24	35		
VSS	Ground	N/A						37	53		
VSS	Ground	N/A					26	52	74		
VSS	Ground	N/A							89		
VSS	Ground	N/A							105		
VSS	Ground	N/A			A2			74	107		
VSS	Ground	N/A						87	125		